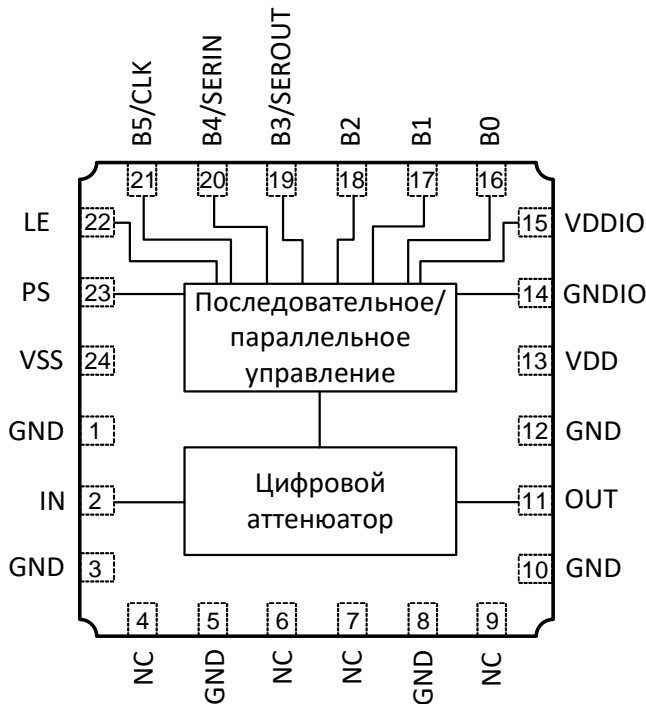


Функциональная схема



Краткое описание

iDA-710-H – СВЧ МИС аттенуатора с 6-разрядным цифровым управлением (последовательным/параллельным), работающая в диапазоне частот DC – 5,0 ГГц. Управление коэффициентом передачи аттенуатора осуществляется цифровыми сигналами с КМОП/TTL уровнями 0/+3,3 В (в устройстве используется цифровой интерфейс SPI). Для работы аттенуатора требуется двухполярное напряжение питания +5 В и –5 В и +3,3 В для цифровой части. МИС согласована по входу и выходу с линией с волновым сопротивлением 50 Ом. По управляющим выводам и выводам питания предусмотрены цепи защиты от воздействия электростатического разряда.

СВЧ МИС поставляется в герметичном 24-выводном металлокерамическом корпусе с габаритными размерами 7,2 x 7,2 x 2,3 мм³ (iDA-710-H).

Применение

- Схемы температурной компенсации
- Схемы регулировки коэффициента усиления

Ключевые особенности

- Диапазон рабочих частот: DC – 5 ГГц
- Амплитудная ошибка: ±1,0 дБ
- Напряжения питания: $U_{п1} = +5$ В, $U_{п2} = -5$ В, $U_{п3} = +3,3$ В
- Тип корпуса: 5159.24-1Н3

Таблица истинности основных состояний аттенуатора

B0	B1	B2	B3	B4	B5	Нормированный коэффициент передачи, дБ
0	0	0	0	0	0	0
1	0	0	0	0	0	-0,25
0	1	0	0	0	0	-0,5
0	0	1	0	0	0	-1
0	0	0	1	0	0	-2
0	0	0	0	1	0	-4
0	0	0	0	0	1	-8
1	1	1	1	1	1	-15,75



ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ (T = 25 °C)

Параметр, единица измерения	Режим измерения	Не менее	Тип	Не более
ВХОД РЧ	$U_{п1} = +5 \text{ В}, U_{п2} = -5 \text{ В}, U_{п3} = +3,3 \text{ В},$ $P_{вх} = -5\text{дБм}$			
Нижнее значение частоты, ГГц			DC	
Верхнее значение частоты, ГГц			5,0	
КСВН _{вх} , ед.	$\Delta f_{вх} = 5 \text{ ГГц}$		1,5	2
ВЫХОД РЧ	$U_{п1} = +5 \text{ В}, U_{п2} = -5 \text{ В}, U_{п3} = +3,3 \text{ В},$ $P_{вх} = -5\text{дБм}$			
Начальное ослабление, дБ				5
	$f_{вх} = 1 \text{ ГГц}$		1,6	
	$f_{вх} = 3 \text{ ГГц}$		2,2	
	$f_{вх} = 5 \text{ ГГц}$		3,5	
Амплитудная ошибка, дБ	$\Delta f_{вх} = 5 \text{ ГГц}$		0,2	$\pm 1,0$
КСВН _{вых} , ед.	$\Delta f_{вх} = 5 \text{ ГГц}$		1,4	1,7
ЛИНЕЙНОСТЬ	$U_{п1} = +5 \text{ В}, U_{п2} = -5 \text{ В}, U_{п3} = 3,3 \text{ В}$ Двухтоновый входной сигнал мощностью 5 дБм каждый			
Входная точка пересечения третьего порядка, дБм			43	
Входная точка компрессии 0,1 дБ, дБм			27	
Входная точка компрессии 1 дБ, дБм			30	
ПЕРЕХОДНЫЕ ПРОЦЕССЫ	$U_{п1} = +5 \text{ В}, U_{п2} = -5 \text{ В}, U_{п3} = +3,3 \text{ В},$ $P_{вх} = 10\text{дБм}, f_{вх} = 500 \text{ МГц}$			
Время нарастания / Время спада, нс	10% / 90% РЧ		67/18	
Время включения / Время выключения, нс	50% ТТЛ и 90% / 10% РЧ		35/92	
ПИТАНИЕ				
Напряжение питания:				
$U_{п1}, \text{ В}$	VDD	+4,75	+5	+5,25
$U_{п2}, \text{ В}$	VSS	-5,25	-5	-4,75
$U_{п3}, \text{ В}$	VDDIO	+3,1	+3,3	+3,5
Напряжение высокого уровня (VDH), В	Для выводов B0-B5, LE, PS	0,7xVDDIO		
Напряжение низкого уровня (VDL), В				0,3xVDDIO
Ток потребления, мА:				
по цепи +5 В			2	
по цепи -5 В			5	
по цепи +3.3 В			2	

ПРЕДЕЛЬНЫЕ ЗНАЧЕНИЯ ЭКСПЛУАТАЦИОННЫХ ПАРАМЕТРОВ

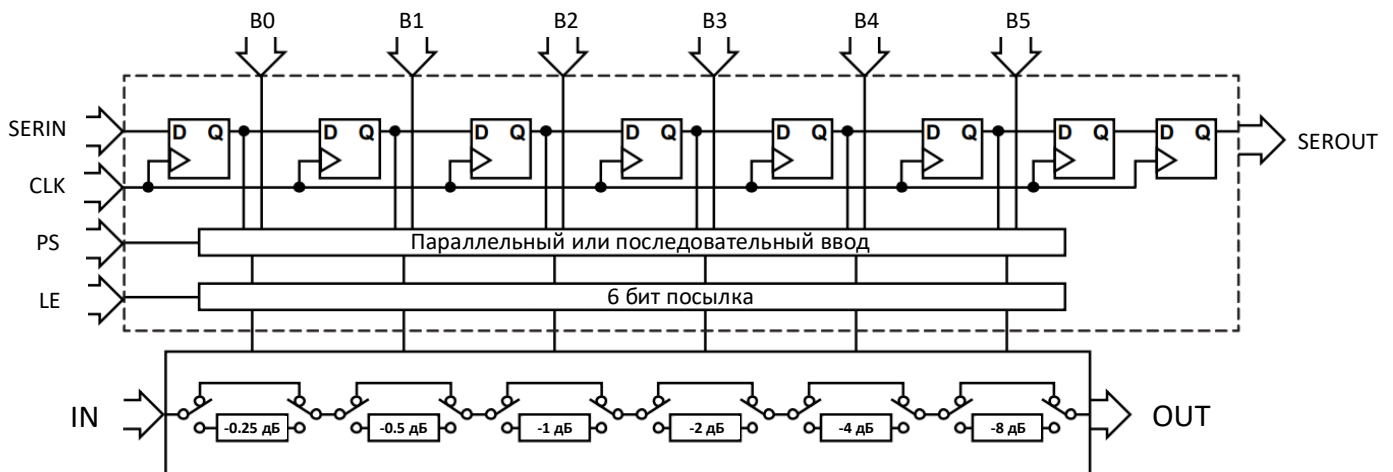
Параметр, единица измерения	Значение
Напряжение питания по цепи +5 В, В	0...+6
Напряжение питания по цепи -5 В, В	-6...0
Напряжение питания по цепи +3,3 В, В	0...+4
Напряжение управления B0-B5, LE, PS, В	-0,3...VDDIO+0,3

ПОСЛЕДОВАТЕЛЬНО-ПАРАЛЛЕЛЬНЫЙ ИНТЕРФЕЙС SPI

Сложно-функциональный блок SPI представляет собой устройство для преобразования кода из последовательного вида в параллельный. В блоке реализован регистр, с помощью которого выполняется преобразование, и два сигнальных интерфейса - последовательный и параллельный. Доступ к регистру осуществляется по последовательному интерфейсу, который выполнен в виде шины SPI.

Таблица 1 – Назначение выводов

Обозначение	Описание
B2, B1, B0	Биты 2-0 входного параллельного интерфейса.
B3/SEROUT	Функциональное назначение определяется состоянием вывода ps: ps=1 - сигнал выходных данных последовательного интерфейса SPI; ps=0 - бит 3 входного параллельного интерфейса.
B4/SERIN	Функциональное назначение определяется состоянием вывода ps: ps=1 - сигнал входных данных последовательного интерфейса SPI; ps=0 - бит 4 входного параллельного интерфейса.
B5/CLK	Функциональное назначение определяется состоянием вывода ps: ps=1 - тактовый сигнал последовательного интерфейса SPI; ps=0 - бит 5 входного параллельного интерфейса.
LE	Выбор ведомого устройства интерфейса SPI
PS	Тип входного интерфейса: ps=1 – последовательное управление; ps=0 - параллельное управление



Доступ к регистру сложно-функционального блока через последовательный синхронный интерфейс SPI возможен, когда на выводе PS установлена логическая единица. В интерфейсе используются четыре однобитных сигнала:

- CLK - последовательный тактовый сигнал;
- SERIN - входной сигнал, предназначенный для приема данных;
- SEROUT - выходной сигнал, предназначенный для передачи данных;
- LE - сигнал выбора ведомого устройства, активный уровень - низкий.

Линии SERIN и SEROUT синхронизированы по тактовому сигналу CLK. Данные устанавливаются на линиях по заднему фронту CLK и захватываются по переднему фронту. Установка/захват данных выполняется только при активном уровне сигнала LE. Когда на линии LE установлен неактивный уровень, изменение сигналов CLK и SERIN не оказывают влияния на состояние регистра. Биты на линиях SERIN и SEROUT устанавливаются последовательно, от старшего к младшему. Данные с линии SERIN захватываются в 6-битный сдвиговый регистр (и устанавливаются на линии SEROUT из этого регистра) до тех пор, пока на выводе LE установлен активный логический уровень. Количество бит, передаваемых в одном пакете, не ограничено и не выровнено по какой-либо длине. Диаграмма последовательного интерфейса SPI представлена на рисунке ниже:

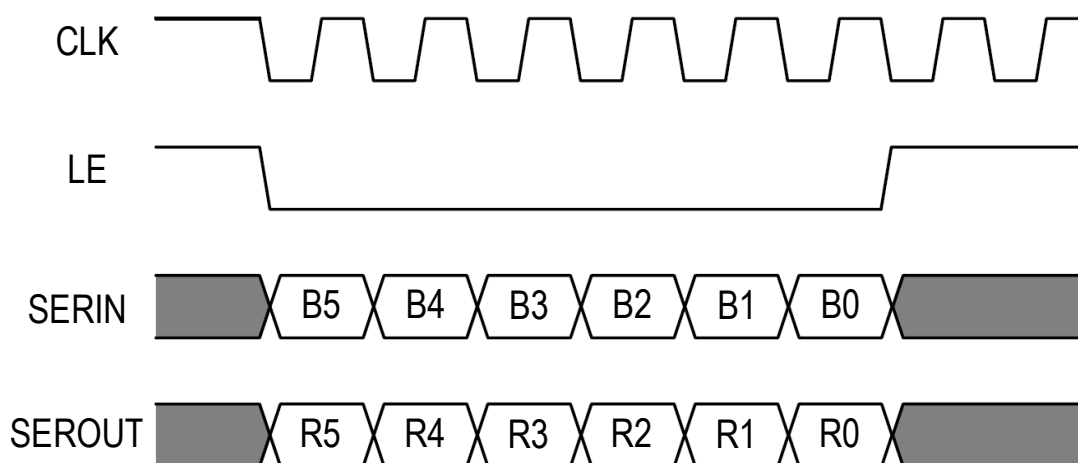
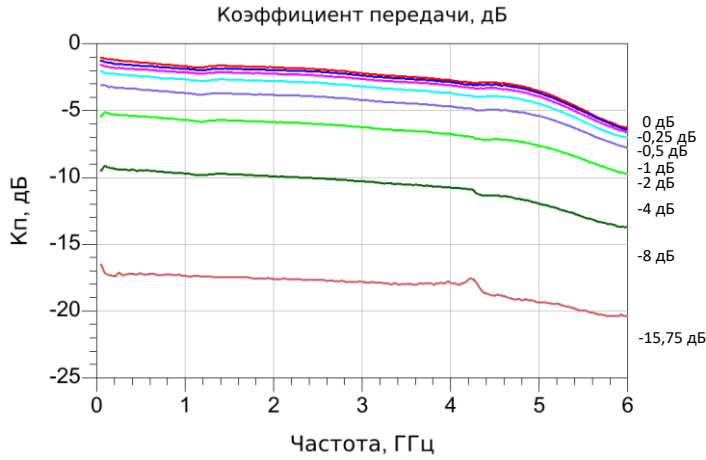
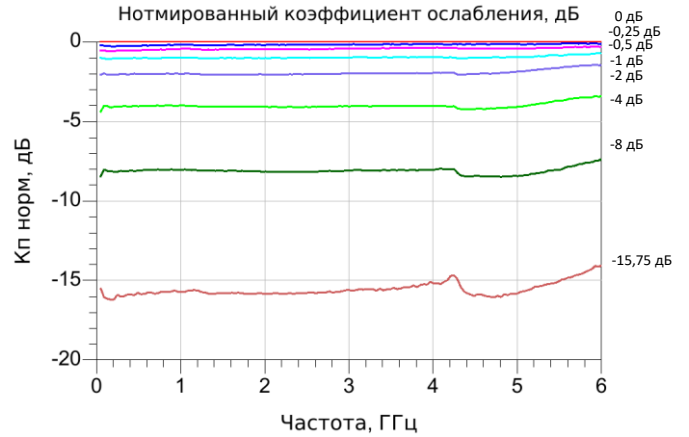


Диаграмма последовательного интерфейса SPI

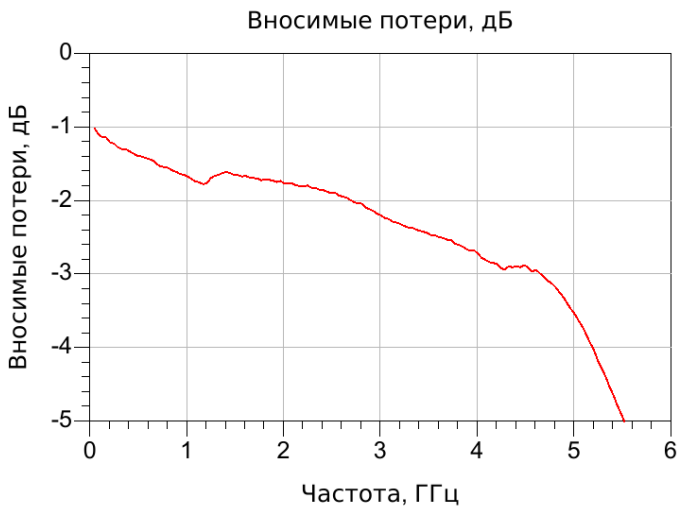
Зависимость коэффициента передачи от частоты сигнала



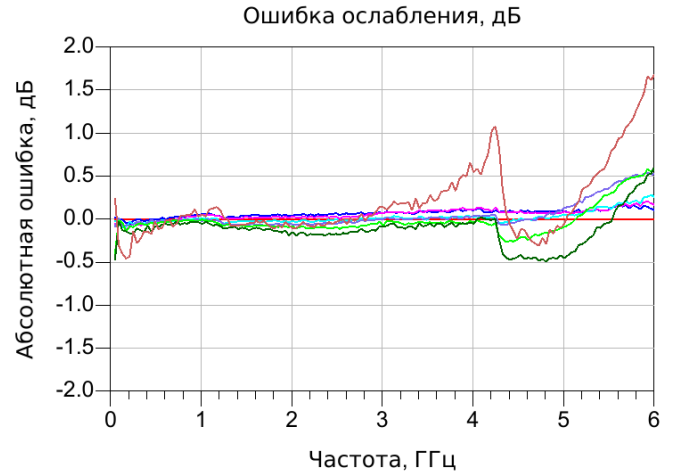
Зависимость нормированного коэффициента ослабления от частоты сигнала



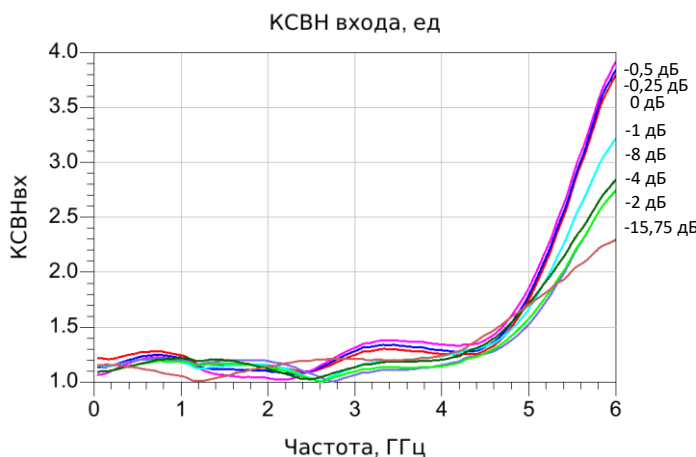
Зависимость начального ослабления от частоты сигнала



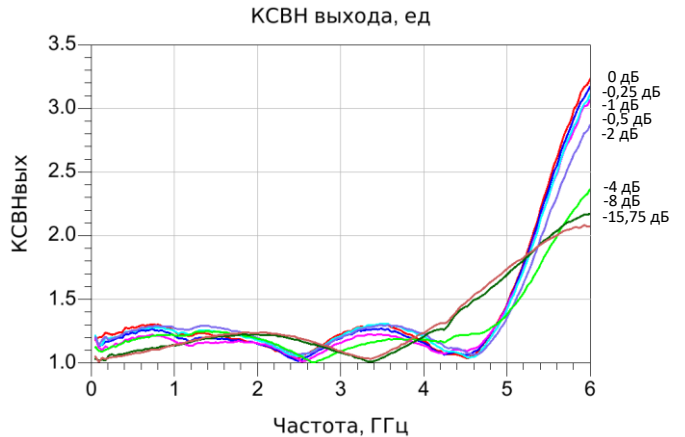
Зависимость амплитудной ошибки от частоты сигнала



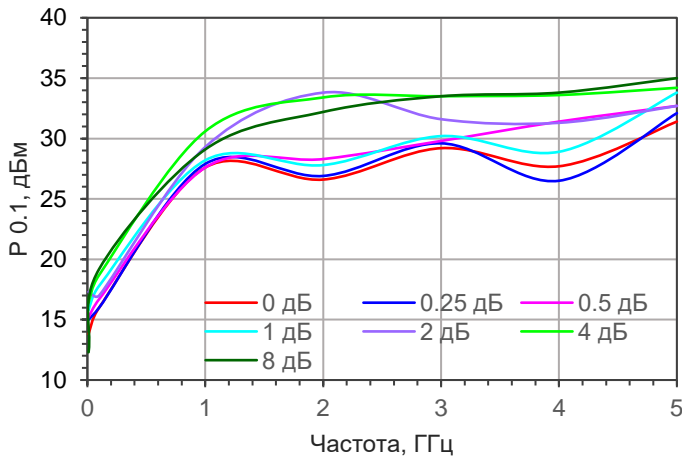
Зависимость КСВН на входе от частоты сигнала



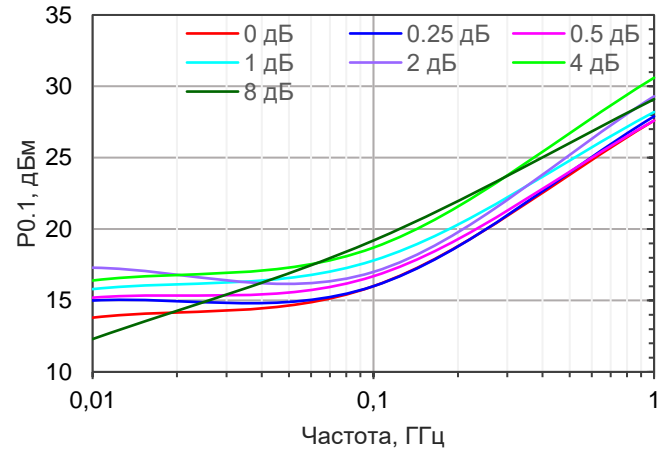
Зависимость КСВН на выходе от частоты сигнала



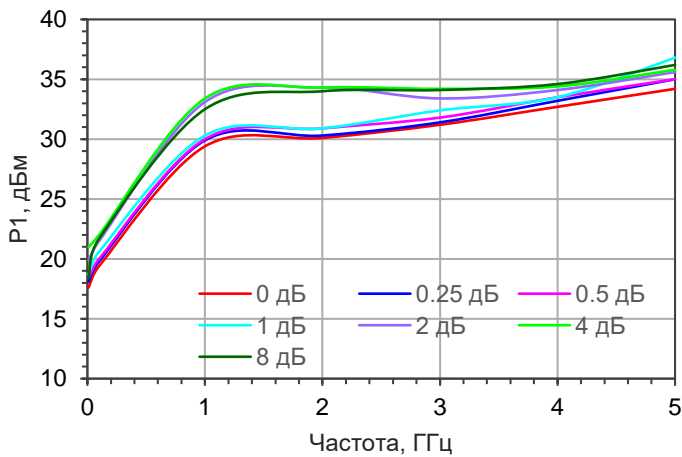
Входная точка компрессии 0,1 дБ от частоты



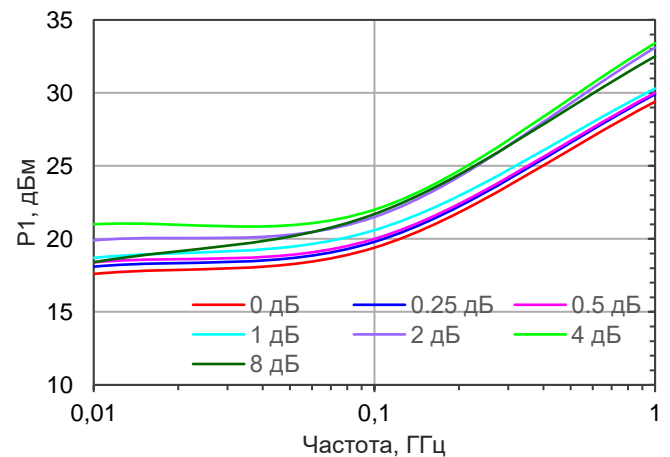
Входная точка компрессии 0,1 дБ от частоты



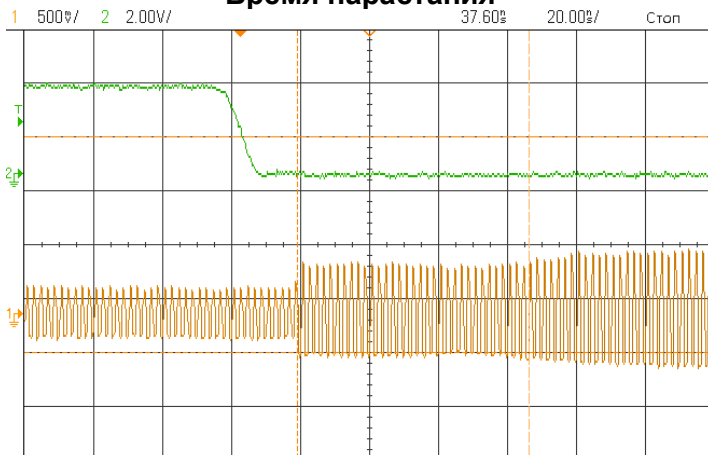
Входная точка компрессии 1 дБ от частоты



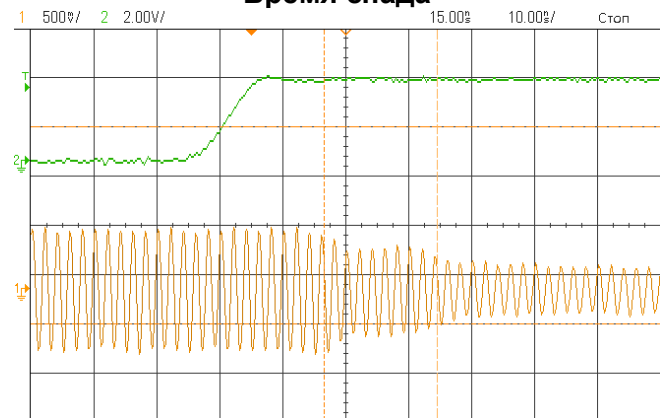
Входная точка компрессии 1 дБ от частоты



Время нарастания

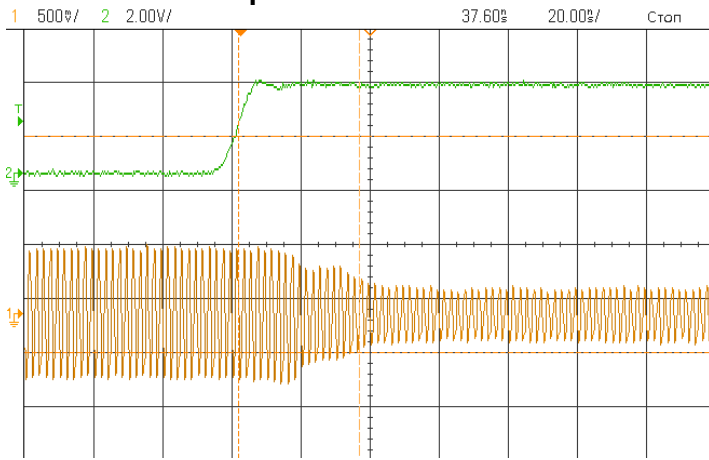


Время спада

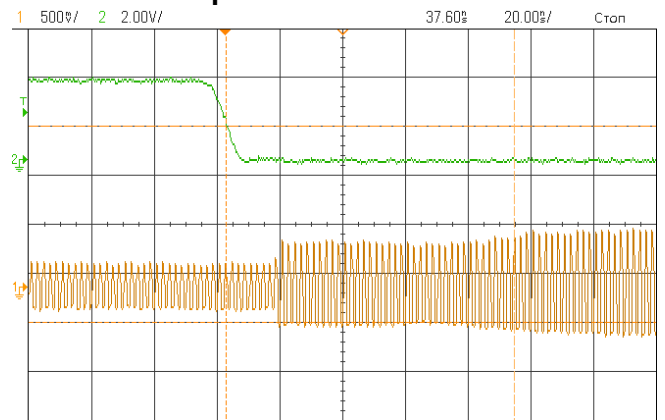




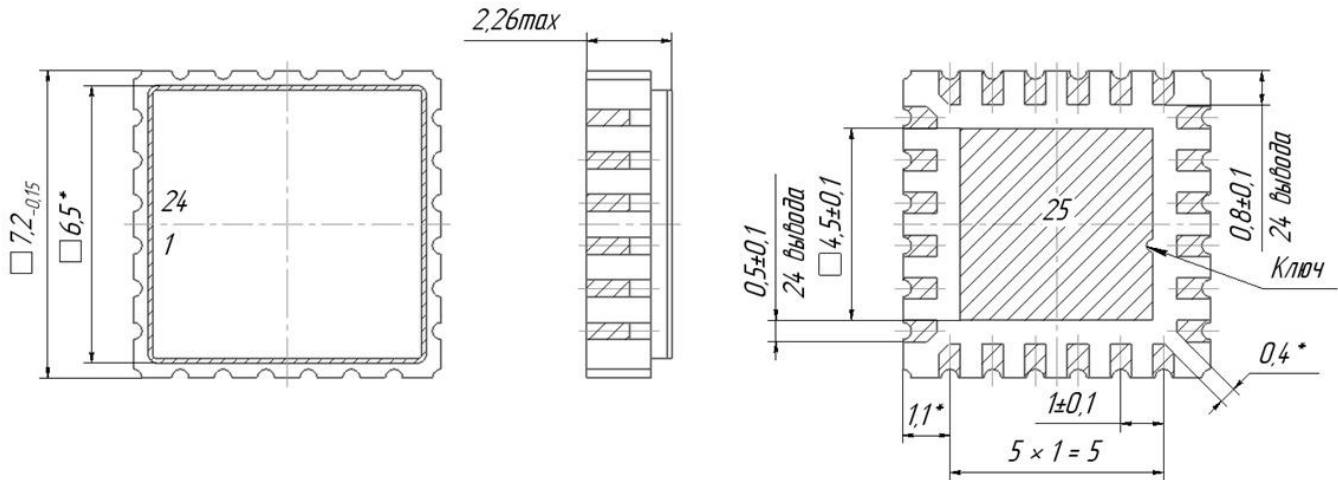
Время включения



Время выключения



ГАБАРИТНЫЕ РАЗМЕРЫ iDA-710-H



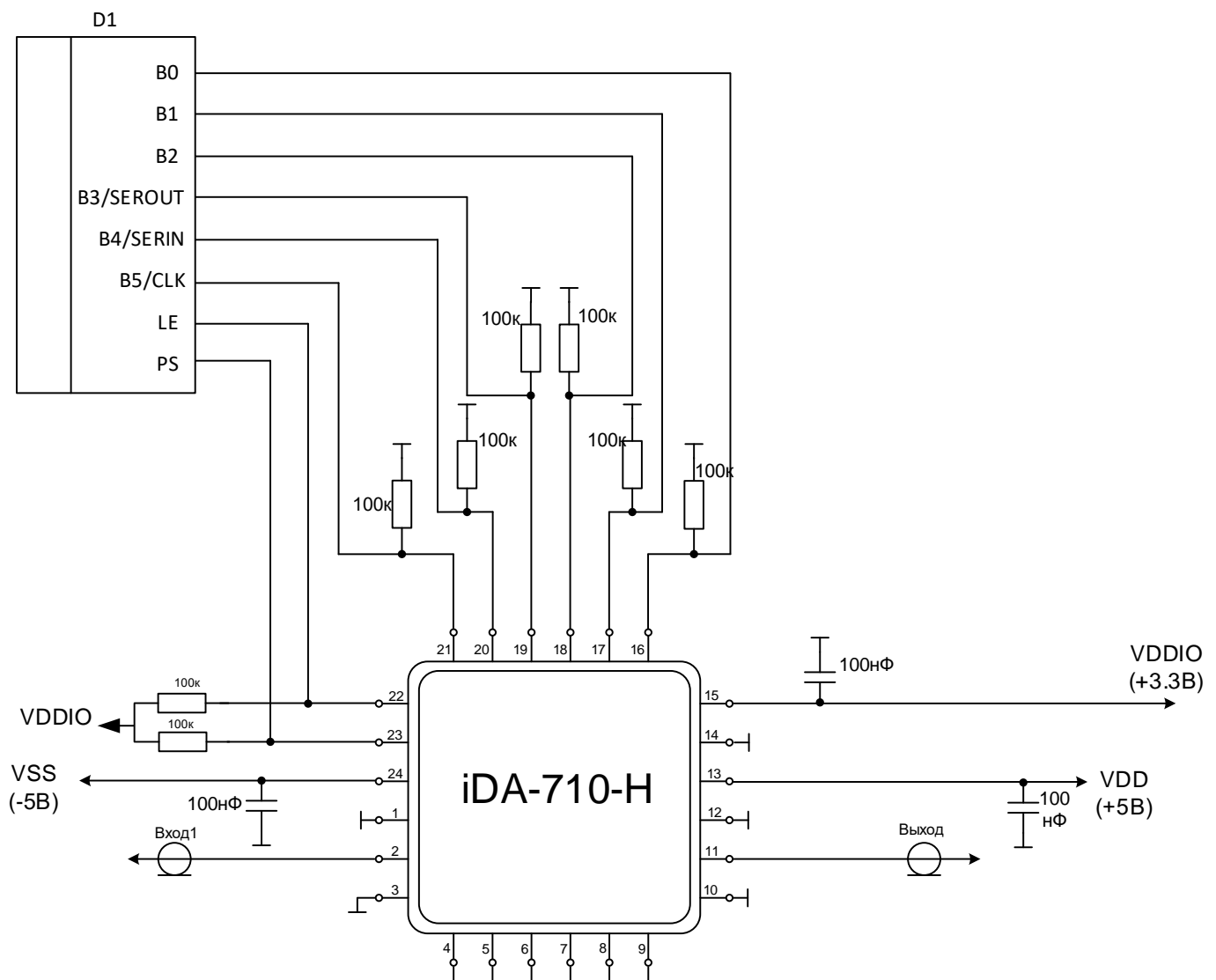
Наименование корпуса	Материал корпуса
5159.24-1H3	Металлокерамика

НАЗНАЧЕНИЕ ВЫВОДОВ iDA-710-H

Номер вывода	Назначение	Обозначение на функциональной схеме
1,3,5,8,10,12	Общий	GND
2	Вход аттенюатора	IN
4,6,7,9	Свободный	NC
11	Выход аттенюатора	OUT
13	Напряжение питания +5 В	VDD
14	Земля SPI	GNDIO
15	Питание SPI +3,3В	VDDIO
16	Вход управления звеном 0,25 дБ	B0
17	Вход управления звеном 0,5 дБ	B1
18	Вход управления звеном 1,0 дБ	B2
19	Функциональное назначение определяется состоянием вывода ps: ps=1 - сигнал выходных данных последовательного интерфейса SPI; ps=0 - бит 3(2дБ) входного параллельного интерфейса	B3/SEROUT
20	Функциональное назначение определяется состоянием вывода ps: ps=1 - сигнал входных данных последовательного интерфейса SPI; ps=0 - бит 4(4дБ) входного параллельного интерфейса.	B4/SERIN

21	Функциональное назначение определяется состоянием вывода ps: ps=1 - тактовый сигнал последовательного интерфейса SPI; ps=0 - бит 5(8дБ) входного параллельного интерфейса.	B5/CLK
22	Выбор ведомого устройства интерфейса SPI. Активный уровень - низкий	LE
23	Тип входного интерфейса: <1> - последовательный интерфейс; <0> - параллельный интерфейс.	PS
24	Напряжение питания -5 В	VSS

СХЕМА ВКЛЮЧЕНИЯ МИКРОСХЕМЫ iDA-710-H ПРИ ИЗМЕРЕНИИ ПАРАМЕТРОВ



D1– микроконтроллер.



РЕКОМЕНДАЦИИ ПО ПРИМЕНЕНИЮ

Если источник сигнала и/или нагрузка имеет постоянную составляющую напряжения, то необходимо применять разделительные конденсаторы по входу и выходу. Номинал и тип конденсаторов выбирается исходя из значения нижних рабочих частот входного и выходного сигналов.

Для снижения потерь преобразования рекомендуется устанавливать на входе и выходе цепи согласования с линией с волновым сопротивлением 50 Ом.

При работе необходимо руководствоваться требованиями ОСТ 11 073.062 и ОСТ 11 073.063.

РЕКОМЕНДАЦИИ ПО ПАЙКЕ МИКРОСХЕМ

Пайку микросхем рекомендуется проводить в соответствии с требованиями ОСТ 11 073.063.

Для микросхем в корпусе 5159.24-1НЗ допускается использовать методы пайки, обеспечивающие нагрев платы с микросхемами (в защитной среде) до температуры не более 250°C со скоростью нагрева и охлаждения не более 50°C/мин.

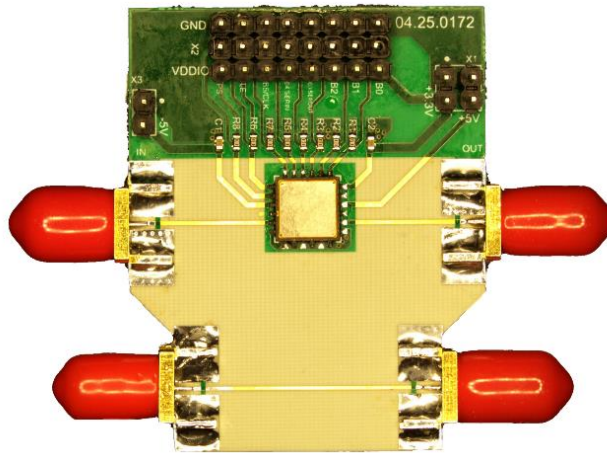
Отмывку рекомендуется проводить в соответствии с требованиями ОСТ 11 073.063. Очистку выводов МИС и печатных плат с МИС следует производить после лужения и пайки жидкостями, не оказывающими влияния на покрытие, маркировку и материал корпуса. Если при пайке и лужении использовались некоррозионные или слабокоррозионные флюсы, то время между операциями пайки (лужения) и очистки должно быть не более 24 часов.

В случае применения коррозионных флюсов время между операциями пайки (лужения) и очистки не должно превышать 1 час.

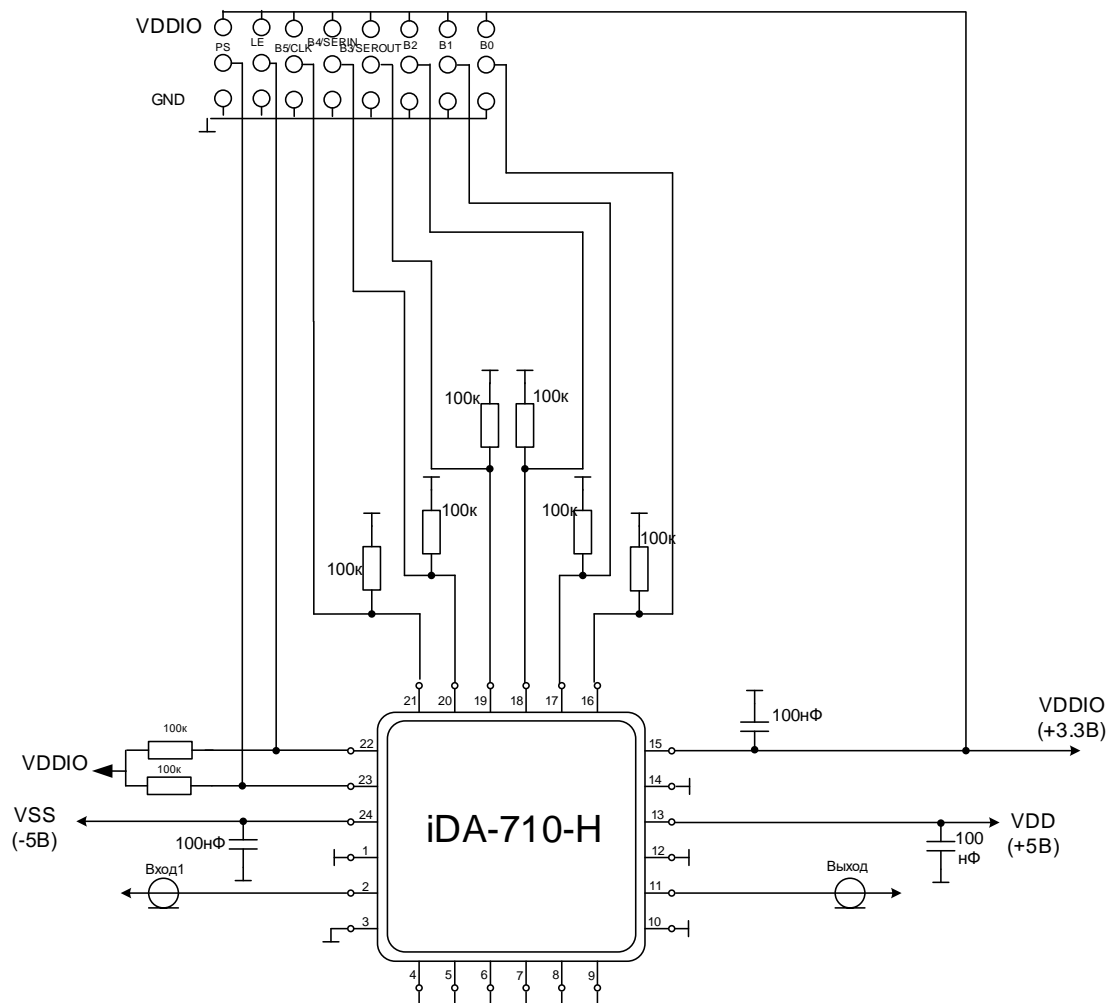
Очистку от остатков флюса следует производить одним из способов, рекомендованных ГОСТ 20.39.405.

Допускается повторная очистка указанными выше способами, за исключением очистки в ВЧ плазме, при условии полного высыхания растворителя и отсутствии нарушений целостности покрытия и маркировки на корпусах микросхем.

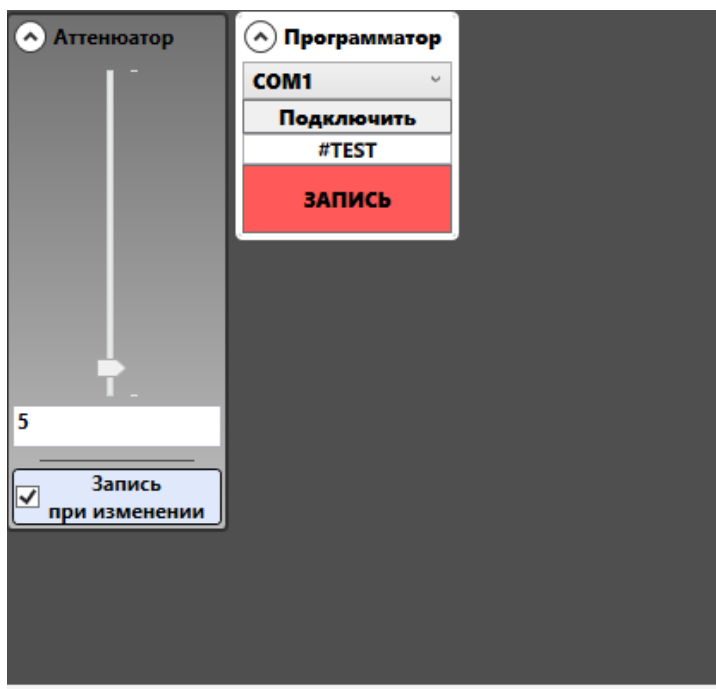
ДЕМОНСТРАЦИОННАЯ ПЛАТА ПП-IDA-710-H



ЭЛЕКТРИЧЕСКАЯ СХЕМА ДЕМОНСТРАЦИОННОЙ ПЕЧАТНОЙ ПЛАТЫ



ВИД ОКНА УПРАВЛЕНИЯ АТТЕНЮАТОРОМ



Подключите программатор
<u.01>
Подключите программатор
<u.02>
Подключите программатор
<u.03>
Подключите программатор
<u.04>
Подключите программатор
<u.05>
Подключите программатор

Для использования программы:

1. Подключить программатор, выбрав нужный COM порт.
2. Нажать кнопку подключить
3. Ползунком или числом в окне задать желаемое ослабление в виде десятичного кода управления.

ИНФОРМАЦИЯ ДЛЯ ЗАКАЗА

iDA-710-H	МИС в металлокерамическом корпусе 5159.24-1Н3
ПП-iDA-710-H	Демонстрационная плата СВЧ аттенюатора